

(19) 日本国特許庁 (J P)

(12) 公表特許公報 (A)

(11) 特許出願公表番号
特表2002-512451
(P2002-512451A)

(43) 公表日 平成14年4月23日 (2002. 4. 23)

(51) Int.Cl. ⁷	識別記号	F I	テマコード* (参考)
H 0 1 L 51/00		H 0 1 L 27/15	B 5 F 1 1 0
27/15			D
		29/28	
29/786		29/78	6 1 8 B

審査請求 有 予備審査請求 有 (全 50 頁)

(21) 出願番号 特願2000-545197(P2000-545197)
(86) (22) 出願日 平成11年4月16日 (1999. 4. 16)
(85) 翻訳文提出日 平成12年10月16日 (2000. 10. 16)
(86) 国際出願番号 P C T / G B 9 9 / 0 1 1 7 6
(87) 国際公開番号 W O 9 9 / 5 4 9 3 6
(87) 国際公開日 平成11年10月28日 (1999. 10. 28)
(31) 優先権主張番号 9 8 0 8 0 6 1 . 7
(32) 優先日 平成10年4月16日 (1998. 4. 16)
(33) 優先権主張国 イギリス (G B)

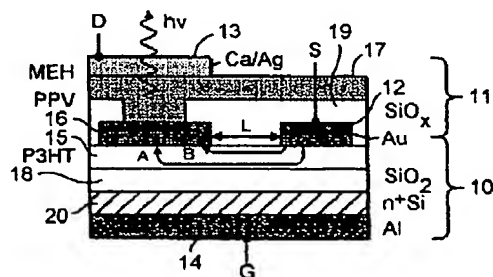
(71) 出願人 ケンブリッジ ディスプレイ テクノロジ
ー リミテッド
イギリス国、ケンブリッジ シービー3
0ティーエックス マディングリー ロー
ード マディングリー ライズ グリーンウ
イッチ ハウス
(72) 発明者 テスラー、ニール
イスラエル、ハイファ 32000、テクニオ
ン、イーイー デプト.
(74) 代理人 弁理士 千葉 剛宏 (外1名)

最終頁に続く

(54) 【発明の名称】 ポリマー素子

(57) 【要約】

集積回路素子は、電流駆動スイッチング部と、該電流駆動スイッチング部とともに集積された第2の回路部とを備える。前記電流駆動スイッチング部は、入力電極と、出力電極と、前記入力電極および前記出力電極の間に電気的に接続された半導電性ポリマー材料からなるスイッチング可能な部分と、前記入力電極および前記出力電極の間の前記スイッチング可能な部分に電気的に接続されて該スイッチング可能な部分を通過する電流の流れを変化させるバイアスが印加される制御電極とを有する。一方、前記第2の回路部は、前記スイッチング部からの駆動電流を受け取るために、前記スイッチング部の前記入力電極に電気的に接続されている。



【特許請求の範囲】**【請求項 1】**

入力電極と、出力電極と、前記入力電極および前記出力電極の間に電氣的に接続された半導電性ポリマー材料からなるスイッチング可能な部分と、前記入力電極および前記出力電極の間の前記スイッチング可能な部分に電氣的に接続されて該スイッチング可能な部分を通過する電流の流れを変化させるバイアスが印加される制御電極と、を有する電流駆動スイッチング部と、

前記スイッチング部とともに集積され、前記スイッチング部からの駆動電流を受け取るために前記スイッチング部の前記出力電極に電氣的に接続された第 2 の回路部と、

を備えることを特徴とする集積回路素子。

【請求項 2】

請求項 1 記載の集積回路素子において、当該集積回路素子が複数の層によって構成されており、前記スイッチング部は第 1 の層によって構成され、前記第 2 の回路部は第 2 の層によって構成されていることを特徴とする集積回路素子。

【請求項 3】

請求項 2 記載の集積回路素子において、第 1 の層と第 2 の層との間に絶縁層を備えることを特徴とする集積回路素子。

【請求項 4】

請求項 3 記載の集積回路素子において、前記スイッチング部と前記第 2 の回路部とを電氣的に接続するために、前記絶縁層を通過する電氣的に導電性の相互接続部を備えることを特徴とする集積回路素子。

【請求項 5】

請求項 1～4 のいずれか 1 項に記載の集積回路素子において、前記第 2 の回路部が表示装置部であることを特徴とする集積回路素子。

【請求項 6】

請求項 1～5 のいずれか 1 項に記載の集積回路素子において、前記第 2 の回路部が発光部であることを特徴とする集積回路素子。

【請求項 7】

請求項6記載の集積回路素子において、前記発光部が発光性有機物材料からなることを特徴とする集積回路素子。

【請求項8】

請求項7記載の集積回路素子において、前記発光性有機物材料が発光性ポリマー材料であることを特徴とする集積回路素子。

【請求項9】

請求項6～8のいずれか1項に記載の集積回路素子において、前記スイッチング部の前記出力電極が前記発光部の一方の電極であることを特徴とする集積回路素子。

【請求項10】

請求項5～9のいずれか1項に記載の集積回路素子において、前記スイッチング部が表示装置部のアクティブマトリックス制御回路の一部分であることを特徴とする集積回路素子。

【請求項11】

請求項1～10のいずれか1項に記載の集積回路素子において、前記半導電性ポリマー材料がポリマー鎖間で少なくとも部分的に配列していることを特徴とする集積回路素子。

【請求項12】

請求項1～11のいずれか1項に記載の集積回路素子において、前記半導電性ポリマー材料が少なくとも部分的に相分離していることを特徴とする集積回路素子。

【請求項13】

請求項1～12のいずれか1項に記載の集積回路素子において、前記半導電性ポリマー材料が自発的に組織化する（self-organize）特性を有する材料であることを特徴とする集積回路素子。

【請求項14】

請求項13記載の集積回路素子において、前記半導電性ポリマー材料がラメラ構造に自発的に組織化する特性を有する材料であることを特徴とする集積回路素子。

【請求項15】

請求項14記載の集積回路素子において、前記半導電性ポリマー材料が、共役部分と非共役部分とが交互に並んだ層からなるラメラ構造に自己的に組織化する特性を有する材料であることを特徴とする集積回路素子。

【請求項16】

請求項1～15のいずれか1項に記載の集積回路素子において、前記半導電性ポリマーが共役骨格を有することを特徴とする集積回路素子。

【請求項17】

請求項1～16のいずれか1項に記載の集積回路素子において、前記半導電性ポリマーが、隣接するポリマー鎖が配列することを促進する置換基をその骨格中にまたはその骨格のペンダント基に有することを特徴とする集積回路素子。

【請求項18】

請求項1～17のいずれか1項に記載の集積回路素子において、前記半導電性ポリマーが疎水性側鎖を有することを特徴とする集積回路素子。

【請求項19】

請求項1～18のいずれか1項に記載の集積回路素子において、前記半導電性ポリマーがポリ－ヘキシルチオフェンであることを特徴とする集積回路素子。

【請求項20】

請求項1～19のいずれか1項に記載の集積回路素子において、前記入力電極、前記出力電極、スイッチング電極のうちの少なくともいずれか1つが有機物材料からなることを特徴とする集積回路素子。

【請求項21】

直接的または間接的に請求項3に従属する請求項4～20のいずれか1項に記載の集積回路素子において、前記絶縁層が有機物材料からなることを特徴とする集積回路素子。

【請求項22】

請求項1～21のいずれか1項に記載の集積回路素子において、前記スイッチング部がスイッチング電極と前記入力電極および前記出力電極との間に位置する層であることを特徴とする集積回路素子。

【請求項 23】

半導電性ポリマー材料からなる部分を有する電子的素子を製造する方法であつて、成膜するポリマーの配列を促進することにより半導電性ポリマーを成膜する工程を有することを特徴とする製造方法。

【請求項 24】

請求項 23 記載の製造方法において、前記半導電性ポリマーを成膜する工程が、ポリマーを自己的に組織化させる特性を有する溶媒中にポリマーを溶解することを含むことを特徴とする製造方法。

【請求項 25】

請求項 23 または 24 記載の製造方法において、前記半導電性ポリマーを成膜する工程が、自己的に組織化する特性を有するポリマーが溶解された溶媒を用いてポリマーをコーティングすることを含むことを特徴とする製造方法。

【請求項 26】

請求項 23～25 のいずれか 1 項に記載の製造方法において、前記半導電性ポリマーを成膜する工程を不活性雰囲気中で行うことを特徴とする製造方法。

【請求項 27】

請求項 23～26 のいずれか 1 項に記載の製造方法において、前記半導電性ポリマーを成膜する工程が、ポリマーが配列することを促進するように基板を調製し、該基板上にポリマーを成膜することを含むことを特徴とする製造方法。

【請求項 28】

請求項 27 記載の製造方法において、前記基板を調製する工程が、該基板の表面をより疎水性にすることを含むことを特徴とする製造方法。

【請求項 29】

請求項 23～28 のいずれか 1 項に記載の製造方法において、前記半導電性ポリマー上に少なくとも 1 つの電極を形成する工程を有することを特徴とする製造方法。

【請求項 30】

請求項 23～29 のいずれか 1 項に記載の製造方法において、前記ポリマーが自己的に組織化する特性を有する材料であることを特徴とする製造方法。

【請求項31】

請求項23～29のいずれか1項に記載の製造方法において、前記ポリマーが共役骨格を有することを特徴とする製造方法。

【請求項32】

請求項23～31のいずれか1項に記載の製造方法において、前記ポリマーが、隣接するポリマー鎖が配列することを促進する置換基をポリマー骨格中にまたはポリマー骨格のペンダント基に有することを特徴とする製造方法。

【請求項33】

請求項23～32のいずれか1項に記載の製造方法において、前記ポリマーが疎水性側鎖を有することを特徴とする製造方法。

【請求項34】

請求項23～33のいずれか1項に記載の製造方法において、前記ポリマーがポリ-ヘキシルチオフェンであることを特徴とする製造方法。

【請求項35】

請求項23～34のいずれか1項に記載の製造方法において、さらに、電子的素子上に発光素子を形成する工程を有することを特徴とする製造方法。

【請求項36】

請求項35記載の製造方法において、前記発光素子が前記電子的素子とともに集積されることを特徴とする製造方法。

【請求項37】

請求項34または36のいずれか1項に記載の製造方法において、前記発光素子が発光性有機物材料からなることを特徴とする製造方法。

【請求項38】

請求項23～37のいずれか1項に記載の製造方法において、前記電子的素子がスイッチング素子であることを特徴とする製造方法。

【請求項39】

請求項38記載の製造方法において、前記電子的素子がトランジスタであることを特徴とする製造方法。

【請求項40】

請求項38または39記載の製造方法において、前記電子的素子は、入力電極と、出力電極と、前記入力電極および前記出力電極の間に電氣的に接続された半導電性ポリマー材料からなるスイッチング可能な部分と、前記入力電極および前記出力電極の間の前記スイッチング可能な部分に電氣的に接続されて該スイッチング可能な部分を通過する電流の流れを変化させるバイアスが印加される制御電極を有するスイッチング部と、を有することを特徴とする製造方法。

【請求項41】

請求項23～40のいずれか1項に記載の製造方法において、第1の回路部の表面の濡れ特性は、前記第1の回路部の表面上に次の層を成膜することが可能となるように設定されていることを特徴とする製造方法。

【請求項42】

請求項23～41のいずれか1項に記載の製造方法において、さらに、半導電性ポリマーの上に絶縁層を形成する工程を有することを特徴とする製造方法。

【請求項43】

請求項42記載の製造方法において、前記絶縁層は、前記半導電性ポリマーから残留不純物を誘引することが可能な材料からなることを特徴とする製造方法。

【請求項44】

請求項41～43のいずれか1項に記載の製造方法において、前記絶縁層の表面の濡れ特性は、前記絶縁層上に別の層を成膜することが可能となるように設定されていることを特徴とする製造方法。

【請求項45】

請求項41～44のいずれか1項に記載の製造方法において、前記絶縁層の表面および隣接する導電部分の表面の異なる濡れ特性が、次の層の成膜を所望の位置に導くことに利用されることを特徴とする製造方法。

【請求項46】

請求項41～45のいずれか1項に記載の製造方法において、前記絶縁層は、前記第2の回路部の層を成膜する際または使用する際に前記第1の回路部の層が溶解または劣化することを回避するために使用されることを特徴とする製造方法。

【請求項 47】

請求項 41～46 のいずれか 1 項に記載の製造方法において、前記絶縁層の機械的特性が素子の層間剥離または他の機械的損傷に対して耐性を有するものであることを特徴とする製造方法。

【請求項 48】

請求項 23～47 のいずれか 1 項に記載の製造方法において、前記第 1 および第 2 の回路部間の導電層が、2 つの部分間で電気的な整合性 (compatibility) を確立するために成膜されることを特徴とする製造方法。

【請求項 49】

請求項 23～48 のいずれか 1 項に記載の製造方法において、導電層が前記第 2 の回路部への電流注入を均一にすることを特徴とする製造方法。

【請求項 50】

請求項 23～49 のいずれか 1 項に記載の製造方法において、導電層が前記第 2 の回路部への担体注入を充分にすることを特徴とする製造方法。

【請求項 51】

入力電極と、出力電極と、前記入力電極および前記出力電極の間に電気的に接続された半導電性ポリマー材料からなるスイッチング可能な部分と、前記入力電極および前記出力電極の間の前記スイッチング可能な部分に電気的に接続されて該スイッチング可能な部分を通過する電流の流れを変化させるバイアスが印加される制御電極と、を有するスイッチング部と、

前記スイッチング部とともに集積され、前記スイッチング部の電極に電気的に接続された電光回路部と、

を備えることを特徴とする集積回路素子。

【請求項 52】

請求項 51 記載の集積回路素子において、当該集積回路素子が複数の層によって構成されており、前記スイッチング部は第 1 の層によって構成され、前記電光回路部は第 2 の層によって構成されていることを特徴とする集積回路素子。

【請求項 53】

入力電極と、出力電極と、前記入力電極および前記出力電極の間に電気的に接

統された半導電性ポリマー材料からなるスイッチング可能な部分と、前記入力電極および前記出力電極の間の前記スイッチング可能な部分に電氣的に接続されて該スイッチング可能な部分を通過する電流の流れを変化させるバイアスが印加される制御電極と、を有する電流駆動スイッチング部と、

前記スイッチング部とともに集積された多層積層構造であり、前記スイッチング部の電極に電氣的に接続された第2の回路部と、

を備えることを特徴とする集積回路素子。

【請求項54】

請求項53記載の集積回路素子において、前記第2の回路部もスイッチング部であることを特徴とする集積回路素子。

【請求項55】

請求項52～54のいずれか1項に記載の集積回路素子において、第1の層と第2の層との間に絶縁層を有することを特徴とする集積回路素子。

【請求項56】

請求項55記載の集積回路素子において、前記スイッチング部と前記第2の回路部とを電氣的に接続するために、前記絶縁層を通過する電氣的に導電性の相互接続部を備えることを特徴とする集積回路素子。

【請求項57】

請求項51～53、55、56のいずれか1項に記載の集積回路素子において、前記第2の回路部が発光部であることを特徴とする集積回路素子。

【請求項58】

請求項57記載の集積回路素子において、前記電光回路部の入力電極が前記スイッチング部の前記出力電極に電氣的に接続されていることを特徴とする集積回路素子。

【請求項59】

請求項51～53、55、56のいずれか1項に記載の集積回路素子において、前記第2の回路部が感光(light-sensitive)部であることを特徴とする集積回路素子。

【請求項60】

請求項 59 記載の集積回路素子において、前記感光部の出力電極が前記スイッチング部の前記入力電極に電気的に接続されていることを特徴とする集積回路素子。

【請求項 61】

請求項 59 記載の集積回路素子において、前記感光部の出力電極が前記スイッチング部の前記制御電極に電気的に接続されていることを特徴とする集積回路素子。

【請求項 62】

請求項 51～53 および 55～61 のいずれか 1 項に記載の集積回路素子において、光電部が発光性または感光性の有機物材料からなる光電的に活性な部位を有することを特徴とする集積回路素子。

【請求項 63】

請求項 62 記載の集積回路素子において、前記発光性または感光性の有機物材料がポリマー材料であることを特徴とする集積回路素子。

【請求項 64】

請求項 51～63 のいずれか 1 項に記載の集積回路素子において、前記半導電性ポリマー材料が少なくとも部分的にポリマー鎖間で配列していることを特徴とする集積回路素子。

【請求項 65】

請求項 51～64 のいずれか 1 項に記載の集積回路素子において、前記半導電性ポリマー材料が少なくとも部分的に相分離していることを特徴とする集積回路素子。

【請求項 66】

請求項 51～65 のいずれか 1 項に記載の集積回路素子において、前記半導電性ポリマー材料が自的に組織化する特性を有する材料であることを特徴とする集積回路素子。

【請求項 67】

請求項 66 記載の集積回路素子において、前記半導電性ポリマー材料がラメラ構造に自的に組織化する特性を有する材料であることを特徴とする集積回路素子。

子。

【請求項68】

請求項67記載の集積回路素子において、前記半導電性ポリマー材料が、共役部分と非共役部分とが交互に並んだ層からなるラメラ構造に自己的に組織化する特性を有する材料であることを特徴とする集積回路素子。

【請求項69】

請求項51～68のいずれか1項に記載の集積回路素子において、前記半導電性ポリマーが共役骨格を有することを特徴とする集積回路素子。

【請求項70】

請求項51～68のいずれか1項に記載の集積回路素子において、前記半導電性ポリマーが、隣接するポリマー鎖が配列することを促進する置換基をその骨格中にまたはその骨格のペンダント基に有することを特徴とする集積回路素子。

【請求項71】

請求項51～70のいずれか1項に記載の集積回路素子において、前記半導電性ポリマーが疎水性側鎖を有することを特徴とする集積回路素子。

【請求項72】

請求項51～71のいずれか1項に記載の集積回路素子において、前記半導電性ポリマーがポリーヘキシルチオフエンであることを特徴とする集積回路素子。

【請求項73】

請求項51～72のいずれか1項に記載の集積回路素子において、前記入力電極、前記出力電極、前記スイッチング電極のうちの少なくともいずれか1つが有機物材料からなることを特徴とする集積回路素子。

【請求項74】

直接的または間接的に請求項54に従属する請求項51～73のいずれか1項に記載の集積回路素子において、前記絶縁層が有機物材料からなることを特徴とする集積回路素子。

【請求項75】

上記請求項に記載された集積回路素子であって、スイッチング部、抵抗部分、容量部分、光起電力部分、光導電性部分、発光部および／またはエネルギー貯蔵素

子のうちのいずれかまたは全てを備え、大規模集積回路の一部をなすことを特徴とする集積回路素子。

【請求項 76】

添付した図 2 ～図 20 を参照して、本質的に本明細書中で説明した電子的素子の製造方法。

【請求項 77】

請求項 23 ～ 50 または 76 のいずれか 1 項に記載された方法により製造された電子的素子。

【請求項 78】

添付した図 2 ～図 20 を参照して、本質的に本明細書中で説明した電子的素子

。

【発明の詳細な説明】

【0001】

本発明は、例えば、半導電性ポリマー材料からなるトランジスタ等のポリマー素子に関する。

【0002】

有機物材料を使用してトランジスタを作製することに関する研究が盛んになされている。ポリマー自体、または最終的なポリマー層を形成するための前駆物質が溶液から成膜されたポリマー半導体を備える絶縁ゲート電界効果トランジスタが作製されている。そのような素子の一般的な構造を図1に示す。半導体ポリマー層1の下部には、2つの互いに離間した金属製電極、すなわち、トランジスタのドレイン電極2およびソース電極3が配置されている。その下部には、Si/SiO₂の層4と金属製ゲート電極5が配置されている。ゲート電極に対してバイアスが印加された際には、ソース電極とドレイン電極との間に流れる電流が著しく増加するので、素子はスイッチとして機能する。このような素子における半導体ポリマーの一例は位置規則性ポリヘキシルチオフェン(P3HT)であり、これについては、アプライドフィジックスレター (Appl. Phys. Lett.) 1996年第69巻第4108頁でバオ(Z. Bao)らにより詳細に説明されている。

【0003】

この種の素子には、様々な不具合がある(ブラウン(B. R. Brown)ら、サイエンス (Science) 1995年第270巻第972頁参照)。まず、電子担体の易動度 μ が典型的には $10^{-4} \sim 10^{-6} \text{ cm}^2/\text{Vs}$ (ブルゲス(J. H. Burroughes)ら、ネイチャー (Nature) 1988年第335巻第137頁およびブラウン(A. R. Brown)ら、シンセティックメタルズ (Synthetic Metals) 1997年第88巻第37頁参照)と小さく、このためにソース電極からドレイン電極への通過電流が低いことである。溶液から成膜されたポリマーの大部分は構造が不規則であり、したがって、これらの系においては、ポリマー鎖間のバリエーションジャンプ(variable-range hopping)によって担体易動度が制限されと考えられる。この低易動度は、トランジスタを一般的な電流供給素子として使用することを妨げてしまう。次に、オン-オフ比、すなわち、作動状態と停止状態で

の流れる電流の比が乏しいという不具合がある。例えば、 10^4 よりも小さい。

これまでのところ、無機アモルファスシリコントランジスタに匹敵する性能を有するポリマー製トランジスタは得られていない。そのような観点でいえば、ポリマーに代えて分子（またはオリゴマー）有機物材料を使用することが好ましい手法である。分子有機素子は、電気的な性能が向上する傾向を示すものの、製造工程上の重大な欠点がある。まず、分子は一般的に真空昇華により成膜されるが、この際、基板の温度は、典型的には約 $100\sim 200^{\circ}\text{C}$ にされる。このため、感熱性基板上にこの種の分子を成膜することができない。次に、分子有機物材料は一般的に堅固ではないため、特に、分子膜が可撓性プラスチック基板上に成膜されているときには、昇華法により形成された高度に結晶質の分子膜中にクラックまたはマイクロクラックが生じることが深刻に懸念される。また、分子素子は次の工程に対して多大な影響を受けやすいという問題がある。例えば、昇華法により形成された分子膜上に次の膜を成膜して多層集積素子とする等、昇華法により形成された分子膜に対して後工程を加えることが試みられているが、ほとんどの場合、埋設されたFETの大幅な性能の低下を招いている。

【0004】

本発明の第1の側面によれば、入力電極と、出力電極と、前記入力電極および前記出力電極の間に電気的に接続された半導電性ポリマー材料からなるスイッチング可能な部分と、前記入力電極および前記出力電極の間の前記スイッチング可能な部分に電気的に接続されて該スイッチング可能な部分を通過する電流の流れを変化させるバイアスが印加される制御電極と、を有する電流駆動スイッチング部と、前記スイッチング部とともに集積され、前記スイッチング部からの駆動電流を受け取るために前記スイッチング部の前記出力電極に電気的に接続された第2の回路部と、を備えることを特徴とする集積回路素子が提供される。

【0005】

本発明の第2の側面によれば、半導電性ポリマー材料からなる部分を有する電子的素子の製造方法であって、成膜するポリマーの配列を促進することにより半導電性ポリマーを成膜する工程を有することを特徴とする製造方法が提供される。本発明のこの側面では、電子的素子は、例えば、第1の側面に関連して説明さ

れた型のスイッチング素子であることが好ましい。

【0006】

本発明の第3の側面によれば、入力電極と、出力電極と、前記入力電極および前記出力電極の間に電気的に接続された半導電性ポリマー材料からなるスイッチング可能な部分と、前記入力電極および前記出力電極の間の前記スイッチング可能な部分に電気的に接続されて該スイッチング可能な部分を通過する電流の流れを変化させるバイアスが印加される制御電極と、を有するスイッチング部と、前記スイッチング部とともに集積され、前記スイッチング部の電極に電気的に接続された電光回路部と、を備えることを特徴とする集積回路素子が提供される。

【0007】

半導電性ポリマーは、例えば、共役ポリマーであってもよい（例えば、PCT/WO90/13148号公報を参照し、その内容を本明細書の一部とする）。または、非共役セグメントにより連結された短い共役セグメントを含有するポリービニルカルバゾールのような「分子間」半導電性ポリマーであってもよい。

【0008】

電子的素子の上に直接的または間接的に絶縁層を成膜するようにしてもよい。絶縁層は、素子の性能を本質的に低下させないことが好ましい。（本発明の第1の側面における）第2の回路部もまた形成され、好ましくは、前記電子的素子とともに集積される。

【0009】

第2の回路部（すなわち、本発明の第3の側面における光電部）は、例えば、電流を電氣的または光電的信号に変換することにより（好ましくは大量に）電氣的エネルギーを蓄積あるいは消費する部分であるか、または、光学的信号を光電的信号、例えば、電圧や電流に変換する部分であることが好ましい。第2の回路部は、スイッチング部でないことが好ましい。第2の回路部は、発光または光を検出し、および／またはこの第2の回路部自身を通過する光の透過度を変化させることが可能なものであると好適である。例えば、発光素子、光起電力素子、液晶素子のような素子である。素子は、光学的信号を発するまたは検出するものであることが好ましいが、表示装置素子および／または映像表示装置の一部分を形

成するものであってもよい。第2の回路部は、動作に大きな駆動電流を必要とするものであることが好ましい。

【0010】

第2の回路部が発光部である場合、該発光部は1つまたはそれ以上の発光性有機物材料からなることが好ましい。有機物材料はポリマー材料とすることができ、共役ポリマー材料または部分的共役ポリマー材料であることが好ましい。好適な材料には、ポリフェニレンービニレン (PPV)、ポリ(2-メトキシ-5(2'-エチル)ヘキシルオキシフェニレンービニレン) (MEH-PPV)、PPVの誘導体(例えば、ジールコキシ誘導体やジールキル誘導体)、ポリフルオレンおよび/またはポリフルオレンセグメントを含むコポリマー、PPVに関するコポリマー(例えば、PCT/WO90/13148号公報参照)が含まれる。代替的な材料には、トリス(8-ヒドロキシキノリン)アルミニウム(A1q3)(米国特許第4,539,507号を参照し、その内容を本明細書の一部とする)や他の低昇華分子、従来技術として周知である共役ポリマーエレクトロルミネセンス材料(例えば、グリーンハム(N. C. Greenham)とフレンド(R. H. Friend)、ソリッドステートフィジックス(Solid State Physics)(アカデミックプレス、サンディエゴ(Academic Press, San Diego))1995年第49号第1頁〜第149頁参照)等の有機分子発光材料が含まれる。この素子により発せられる光は、可視光線領域(400-800nm)の範囲内であってもよいし、範囲外であってもよい。後者の場合においては、LDS-821のような材料が使用される(ドダバラプーラ(A. Dodabalapur)ら、アイイージャーナルオブセレクトッドトピックスインクォンタムエレクトロニクス(IEEE J. Selected Topics in Quantum Electronics)1998年第4巻第67号)。

【0011】

発光素子は、好ましくは、負の電荷担体(電子)が注入される陰極と、正の電荷担体(正孔)が注入される陽極とを備える。これらの電極間に、発光材料からなる部分(好適には、層)が存在することが好ましい(性能を向上させる他の層があると好適である)。陰極は、もし陰極であれば、3.5eV未満の仕事関数を有するものであることが好ましく、もし陰極であれば、4.0eVを超える仕

事関数を有するものであることが好ましい (The cathode preferably has a work function of less than 3.5eV if a cathode or greater than 4.0eV if a cathode.)。陰極の好適な構成材料は、金属あるいは合金である。陰極材料の好適な例には、Sm、Yb、Tb、Ca、Ba、Liまたはそのような元素の合金および/またはAlのような他の金属との合金が含まれる。陽極は、4.0eVを超える仕事関数を有するものであることが好ましく、4.5eVを超える仕事関数を有するものであることがさらに好ましい。好適な材料には、導電性酸化物 (ITOや酸化スズのような) および金が含まれる。好ましくは、一方の電極は、素子から光が漏れ出て発生することを可能とするために光透過性である。1つの好ましい配置は、スイッチング部の出力電極が発光部の一方の電極 (陽極または陰極) を兼ねることである。

【0012】

前記集積回路素子は、複数の層により構成されていることが好適である。前記スイッチング部は第1の層によって構成され、前記第2の回路部は第2の層によって構成されていることが好ましい。すなわち、2つの部分は、同一平面上にはない。第1の層と第2の層との間には絶縁層が存在することが好ましく、前記スイッチング部と前記第2の回路部とを電気的に接続するために、前記絶縁層を通過する電気的に導電性の相互接続部を備えるようにしてもよい。ここでいう「第1の層」および「第2の層」は、成膜された順序を意味するものではない。どちらが先に成膜されてもよい。

【0013】

直接的または間接的に形成された絶縁層が、半導電性ポリマーの上に存在することが好ましい。絶縁層は、電気伝導度が低いものであってもよい。絶縁層は、SiO_xやMgFのような無機誘電体であってもよく、または、PMMA、ポリイミド、ポリビニルフェノール (PVP) のような有機誘電体であってもよい。絶縁層は、真空成膜法によって成膜するようにしてもよく、溶液から成膜するようにしてもよい。異なる機能を有する複数の異なった材料を複合化または層構造化するようにしてもよい。絶縁層は、半導電性ポリマーからの残留不純物を誘引することが可能な材料から構成されていてもよい。絶縁層は、好ましくは、第2

の回路部の次に成膜される層を半導電性ポリマーから分け隔てる。これは、正孔を經由するような、絶縁層を通過する電気的な相互接続部にとって、電気的な導電材料を含むことが好ましいことを意味する。絶縁層は、半導電性ポリマーを少なくとも部分的に囲繞するように機能してもよい。絶縁層は、半導電性ポリマーに接触していることが好ましく、入力電極と出力電極との間に位置していることがさらに好ましい。絶縁層は、半導電性ポリマーからの酸素のような残留不純物を誘引する特性を有することが好ましい。酸素は、大部分の半導電性ポリマーにとって意図的にドーブされたものではない不純物として作用し、スイッチング部のオン/オフ比を低減させる。絶縁層の1つの実施可能な例は酸化ケイ素であり、特に、準化学両論的な酸化ケイ素 (SiO_x 、 $x < 2$) である。

【0014】

絶縁層が設けられる場合、この絶縁層は1つ以上のさらなる利点を有する。絶縁層は、素子の隣接する導電性域（例えば、電極）に対して異なる濡れ特性を与え、これは、次の層の成膜を所望の位置に導くことに利用される。絶縁層の表面の濡れ特性は、次に成膜されるポリマー材料（好ましくは溶液から成膜可能なポリマー材料）を引き寄せるようにまたは排斥するように、および/または多層構造を作成可能とするために処理されていてもよい。半導電性ポリマー上の絶縁層および/または電極は、次の層が成膜される際に生じる溶媒の相互溶解性や表面の濡れ適合性の問題を克服するために使用される。絶縁層とその表面特性を適切に選択することにより、半導電性ポリマーおよび/あるいはその下部の層を溶解しないまたは濡らさない溶媒を用いて次の層を成膜することができる。絶縁層は、素子の品質を低下させる不純物を誘引する。絶縁層により、層間剥離やその他の、例えば、その片側に位置する材料との熱膨張係数の差異による機械的損傷が起こることを回避することができる。絶縁層により、その下に位置する構造を平面化することもできる。複合化または多層化構造とすることにより、第1および第2の回路部の界面が、強力な接合力や良好な濡れ特性のような異なったおよび最適化された特性を有するようになる。

【0015】

スイッチング部は、好ましくは、第2の回路部における制御回路の一部である

。すなわち、例えば、光学的なデータ転送素子や、映像表示装置における発光部のアクティブマトリックス制御回路である。

【0016】

完成品としての素子において、半導電性ポリマー材料は、少なくとも部分的にポリマー鎖間で配列していることが好ましい。配列の好ましい形態は、ポリマー鎖および／または隣接するポリマー鎖の間に電子的に最も強力な重複の方向（ $\pi-\pi$ 積層方向）が、実質的に入力電極および出力電極の間の方向を含むような平面に概ね存在することである。ポリマーは、共役骨格を有することが好ましい。配列は、ポリマーの少なくとも部分的な相分離を生じるものであってもよい。ポリマーは、好ましくは、適切な溶媒に溶解された際に自的に組織化する特性を有する材料である。ポリマーは、隣接するポリマー鎖が配列することを促進する置換基をその骨格中にまたはその骨格のペンダント基に有することが好ましい。ポリマーは、疎水性側鎖を有していてもよい。自的な配列または受動的な配列は、ラメラ構造をとることが好ましく、ある特性の相が交互に配列されていることがさらに好ましい。例えば、共役（部分的なまたは完全な共役）層および（少なくとも本質的に）非共役層、および／または主鎖と側鎖とが交互な配列である。ラメラは、好ましくは、概ね入力電極と出力電極との間の方向をも含む平面にある。

【0017】

半導電性ポリマーの好ましい実施形態は、 $C_3 \sim C_{12}$ の範囲の長さのアルキル側鎖を有するチオフエン群からなる骨格である。ポリヘキシルチオフエンが特に好適である。

【0018】

素子の他の大部分を有機物材料とすることもできる。1つ以上（最も好ましくは全て）の電極も、ポリアニリンや、ポリスチレンスルホン酸（PSS）でドーブされたポリエチレンジオキシチオフエン、PEDOT（カーター（Carter）ら、アプライドフィジックスレター（Appl. Phys. Lett.）1997年第70巻第2067頁）のような適宜の導電性材料であってもよい。素子に含まれる1つ以上（最も好ましくは全て）の絶縁層も、ポリメチルメタアクリレート（PM

MA)のような有機物絶縁体であってもよい(ホロウィッツ(G. Horowitz)ら、アドバンストマテリアル(Adv. Mat.) 1996年第8巻第52頁参照)。素子全体の構造を有機物製基板上に形成するようにしてもよい。

【0019】

半導電性ポリマーは、平滑な表面上に成膜することが好ましい。それ故に、入力電極と出力電極は、半導電性ポリマーおよび／またはスイッチング電極と入力電極および出力電極の間に位置する層の形態であるスイッチング部の上に設けることが好ましい。

【0020】

半導電性ポリマーを成膜する工程は、ポリマーを自己的に組織化させる特性を有する溶媒中にポリマーを溶解すること、および／または、自己的に組織化する特性を有するポリマーが溶解された溶媒を用いてポリマーをコーティングすることを含むことが好ましい。いずれの場合においても、クロロホルムを溶媒とすることができる。ポリマーが、例えば、ポリヘキシルチオフェンであれば、溶媒中のポリマーの濃度は、溶媒1mlに対して6～20mgであることが好ましく、11～15mgであることがより好ましく、13mg程度であることがさらに好ましい。好適なコーティング方法はスピンコーティング法であるが、インクジェット印刷法のようなその他の方法を採用するようにしてもよい。

【0021】

半導電性ポリマーは層であることが好ましい。この場合、層の厚みは200Å～1000Åであることが好ましく、400Å～600Åであることがより好ましく、500Å程度であることがさらに好ましい。

【0022】

半導電性ポリマーを成膜する工程は、例えば、窒素やアルゴン等の不活性雰囲気中で行うことが好ましい。

【0023】

半導電性ポリマーを成膜する工程は、ポリマーが配列することを促進するように基板を調製し、その基板上にポリマーを成膜することを含むことが好ましい。これにより、ポリマー鎖および／または隣接するポリマー鎖の間で電子的に最も

強力な重複の方向 ($\pi-\pi$ 積層方向) が、基板の表面と平行になるような好ましい配列が得られる。基板を調製する工程は、該基板の表面をより疎水性にすること、および/または表面から水分を除去すること、および/または表面をシリル化 (silylating) 試薬により処理することを含む。基板は、そのような処理が施される間、および半導電性ポリマーが成膜される間、不活性雰囲気中に保持されることが好ましい。

【0024】

本発明による方法は、好ましくは、半導電性ポリマーを備える電子的素子とともに電光的素子を集積する工程を含む。電光的素子は、電子的素子上に直接的または間接的に形成することが好適であり、したがって、2つの素子は、同一の平面上に配置されているというよりもむしろ、積層状態にある。

【0025】

ポリマー/コポリマー材料を成膜する他の方法には、スピンコーティング、ブレードコーティング、メニスカスコーティング、ディップコーティング、自己組織化法、インクジェット印刷法等が含まれる。ポリマー材料は、溶液から成膜することが好ましい。低分子材料の層は、真空昇華法等によって成膜することができる。

【0026】

素子における他の層は、シャドウマスク蒸着、インクジェット印刷法、密着焼き付け法、フォトリソグラフィ法等のような適宜な手法により、後にパターン化される。

【0027】

一般的には、電子的素子は、好ましくはスイッチング素子であり、さらに好ましくはトランジスタである。

【0028】

本発明を、添付した図面に参照される例により詳細に説明する。

【0029】

図2に、集積トランジスタ (参照符号10で概略的に示される) と発光素子 (参照符号11で概略的に示される) 多層構造素子を示す。発光素子においては、

発光層として共役ポリマー材料であるMEH-PPVが使用されている（ブラウ（D. Braun）とヒーガー（A. J. Heeger）、アプライドフィジックスレター（Appl. Phys. Lett.）1991年第58巻第1982頁参照）。発光素子（LED）に電流を供給するスイッチとして機能するトランジスタには、別の共役ポリマーであるP3HTが使用されている。トランジスタのソース電極12とLEDの陰極13とに電圧が印加され、かつトランジスタのゲート電極14にバイアスが印加されたときには、ソース電極12からトランジスタの半導体層15を通過してドレイン電極16へと電流が流れる。ドレイン電極16はLEDの陽極としても機能し、したがって、電流がドレイン電極16からLEDの発光層17を通過してLEDの陰極へと流れ、これにより、矢印 $h\nu$ で示されるように発光層17から発光が生じる。半導体層15とゲート電極14との間には酸化ケイ素の絶縁層18およびn⁺型シリコン20が配置されており、酸化ケイ素の絶縁層19は、発光層17からソース電極12を分け隔てている。このような型の素子は、典型的な易動度が $10^{-4} \sim 10^{-6} \text{ cm}^2/\text{Vs}$ （ブラウン（A. R. Brown）、シンセティックメタルズ（Synthetic Metals）1997年第88巻第37頁参照）と低いこと、従来のポリマー製トランジスタが相対的に高電流を要するLEDに比して通過電流が小さいこと、有機分子トランジスタの後工程が困難であることから、これまで実用化されなかった。例えば、高度に結晶質な分子トランジスタは、活性な半導体上に次の層が成膜された際、品質が著しく低下する傾向があることが認められた。これは、マイクロクラックが形成されることによるものであろう。一方、ポリマー製トランジスタは、このような不具合が起こり難いという利点を有する。後にさらに詳細に説明されるように、この素子では、トランジスタが好適な後工程で形成されているので、通過電流が $1 \sim 10 \text{ mA}/\text{cm}^2$ の範囲にまで達する。このトランジスタの製造方法は、半導電性ポリマーの配列促進に焦点を当てており、その結果、従来技術に係る素子に比して電気的性能が著しく向上する。ポリマー製トランジスタの易動度は $0.1 \text{ cm}^2/\text{Vs}$ まで、オン/オフ電流比は $10^6 \sim 10^8$ に達し、これは無機アモルファスシリコントランジスタの性能に匹敵する。

【0030】

素子を製造するには、まず、高濃度n型シリコン層20を備えるウェハを2300Åの乾式熱酸化SiO₂ゲート酸化物層(18)で被覆し、かつ背面にアルミニウムゲート電極14を形成する。SiO₂層18の容量C_iは、15nF/cm²である。

【0031】

半導体層15であるP3HTは、リエケ(Rieke)の経路により合成される(チェン(T. A. Chen)ら、ジャーナルオブアメリカンケミカルソサイエティ(J. Am. Chem. Soc.)1995年第117巻第233頁参照)。このようなP3HTは、アルドリッチ(Aldrich)社から市販されている。P3HTの化学構造を図3に示す。ポリマー鎖は、共役チオフエン(25)骨格(参照符号26で概略的に示される)と、C₆H₁₃アルキル側鎖27とを有する。ポリマーは、チオフエン環の3-位のヘキシル側鎖同士の頭-尾結合HTが95%以上であり、高度に位置規則的であることが好ましい(位置規則性がそれよりも低いポリマーであつてもよい)。

【0032】

P3HTは、SiO₂層上にスピンコートされる。しかしながら、まず、最終的なP3HT層、および、P3HT層とSiO₂層との界面の配列を向上する工程が行われる。すなわち、P3HTの構造を図4および図10に示される理想的な形態にすることである。ここで、P3HT相の側鎖は分離しており、したがって、短い範囲での配列となる。そして、P3HTの骨格は、P3HT層の平面内に位置する。このように、好適な構造は、骨格および隣接する鎖のπ-π積層により形成され、かつ相分離された側鎖の層により分離された2次元共役層のラメラ型である。P3HT層の構造は、X線回折測定により調べることができる。実際には、配列は完全なものにはなり難い。短範囲配列が局在化した部分(領域)および/または、選択的に配向した鎖や他の不規則的な部分が存在するようである。P3HT層の全体に亘って配列を拡張させることはできないようである。例えば、一方もしくは両方の主要な界面近傍でその部分的な配列に限られるようである。素子の性能の向上は、このように配列の程度に限界がある場合においても十分に認められる。P3HT層全体に亘って完全に配列させることは、必要不可

欠なことではない。

【0033】

配列されたラメラ構造が形成され易くするためには、P3HT層15を成膜する前にSiO₂層18（図4参照）の表面を予備処理することが有効である。通常、SiO₂の表面は水酸基で終結されているので、該表面は親水性を呈する。このため、表面に水の薄膜が形成される傾向にある。P3HTのアルキル側鎖をSiO₂基板の表面に効果的に結合させるために、ヘキサメチルジシラザンまたはアルキルトリクロシランのようなシリル化試薬によってSiO₂の表面を処理し、天然の水酸基をアルキル基（特にメチル基）に置換する。この処理によって、表面の水を除去するとともに基板の表面に疎水性を付与すると、P3HTのアルキル鎖には、基板に対する著しい誘引力が発現する。

【0034】

P3HT成膜工程自体のパラメータを厳密に選定することもまた、P3HT層における配列構造を形成することに有効である。ある溶媒中では、P3HTは溶液中で凝集する傾向にある。この自己的な組織化特性を助長することにより、最終的なP3HTの配列が改善される。P3HTを高濃度にするるとこの自己的な組織化特性がより強まるが、（溶液の粘度が高くなるので）成膜後のP3HT層が厚くなる。P3HTのバルクを通過する電荷の流れは、完成品としての素子の動作にほとんど寄与しないと思われるので、P3HT層が厚くなることは好ましいことではない。P3HT層を成膜するのに好ましい工程は、1mlのクロロホルム（CHCl₃）に対して13mgの濃度でP3HTを溶解し、この溶液を2000rpmの回転速度で回転している基板に対してスピンコートして厚み500Åの薄膜を得ることである。基板上に溶液を塗布し、しばらく放置した後、例えば、乾燥し始めた後にスピンコートを開始することも有効である。この場合、P3HTの自己的な組織化がさらに助長されるようである。

【0035】

ゲート電極に電圧が印加された際、P3HT層を通過するソース電極からドレイン電極への電流の流れは、通常、図2に矢印Aで示したようであると考えられる。図4に示される構造を採用することが有利であろうと推察される理由の1つ

は、共役骨格に沿った方向、または、チオフェン基の主平面から離間した隣接する鎖間の $\pi-\pi$ 輸送が行われる方向でのP3HTにおける電気伝導度が最も高くなるからである。(図4に示されるように)このような方向を含む面がソース電極とドレイン電極との間の方向に対して平行または概ね平行となるようにP3HTが配列すると、ソース電極とドレイン電極との間の電荷導電度が高くなると予測される。

【0036】

P3HT薄膜を形成した後、シャドウマスクを介して約 $2\sim 5\text{ \AA/s}$ の速度で $500\sim 1000\text{ \AA}$ 程度のソース電極12およびドレイン電極16を高真空中で蒸着する。ソース電極およびドレイン電極は金からなる。勿論、他の材料や他の成膜方法を使用するようにしてもよい。電極は下層を保護する。特に、次なるポリマー膜が成膜される間に下層が溶解することを抑制する。電極は、隣接する層への電荷担体の注入をより均一にすることも支援する。

【0037】

その後、準化学量論的酸化ケイ素(SiO_x 、ここで $x < 2$)の層19が再びシャドウマスクを介して熱蒸着により成膜される。マスクは、完成品である素子の発光部の位置を定めるドレイン電極16上の層19中の正孔を定める。ソース/ドレインシャドウマスクとシャドウマスクを機械的に並列させることは、層19がドレイン電極上の正孔の正確な位置づけを支援することに有用である。 SiO_x の絶縁層は、導電性Au電極部分および半導電性ポリマーとは異なる濡れ特性を有する。絶縁層とその濡れ特性は、次なる発光層を続けて溶液から成膜することを可能にする。また、発光層の成膜が所望の位置となるように制御することもできる。

【0038】

メトキシ-5-(2'-エチルヘキシルオキシ)-p-フェニレンビニレン(MEH-PPV)の層17をスピンコートにより層19上に形成した後、厚み 20 nm の半透明Ca/Ag陰極13を蒸着することにより素子が完成する。

【0039】

実際、素子を製造する際にフォトリソグラフィを用いる必要がないことは、大

きな利点である。

【0040】

窒素やアルゴン等の不活性雰囲気中で製造を行うことが好ましい。空気や水分は、上記したようにSiO₂層18の表面の品質を低下させる傾向にあり、P3HTに不純物として取り込まれるようである。このため、使用前はP3HTを不活性雰囲気中に保存しておくこと、P3HT溶液を不活性雰囲気中で調製すること、スピンコートを不活性雰囲気中で行うことが好ましい。しかしながら、一旦完成された素子においては、P3HTは、酸化ケイ素層18、19間に介装されて囲繞されることによってある程度周囲から保護されるようになることに留意されたい。これは、この素子において大きな利点である。実際、準化学量論的SiO_x層19は、酸素受容体として機能し、これによりP3HTの表面上近傍の不純物を減少させるようである。不純物は、トランジスタがオフ状態にあるときにP3HTの表面での電流がソース電極からドレイン電極へ電荷が漏洩することの原因となるので重要である（図2中の矢印B参照）。不純物が減少することにより、トランジスタのオン・オフ比が向上する。SiO_x層19の受容効果は、P3HT層上に親水層を付与することによっても高められるようである。最終的なバルクP3HT層の不純物濃度は、 $5 \times 10^{15} \text{ cm}^{-3}$ 程度であろう（この値は容量-電圧測定から概算することができる）。

【0041】

図5に、本発明の一実施例に係る素子のトランジスタ部分の出力および輸送特性を示す。なお、チャネル長（図2中のL）は155 μm、チャネル幅（W）は1500 μm、ソースドレイン電圧は-80 Vである（これよりもさらに小さい素子を製造することは可能であり、その際には、さらに性能が改善されると予測される）。図5には、トランジスタが、およそ0～4 Vにおいて、鋭敏なターンオン特性で1～1.5 V/デケードの勾配が閾値下で切り替わっていることが示されている。V_gが0 V近傍から-60 V間のオン/オフ比は10⁶を超えており、この値は、上記したバオ（Z. Bao）の文献に記載されているよりも100倍を超えてトランジスタの性能が向上されていることを示す。オフ電流は、酸化物層18を通過するゲート漏れ電流により制限されるものと考えられる。これらの

図は、このトランジスタの性能が一般的なアモルファスシリコン (a-Si) 素子に匹敵することを表している (ウー (C. C. Wu) ら、アイイーエレクトロニクスバイスレターズ (IEEE Electron Device Letters) 1997年第18巻第609頁参照)。飽和領域の輸送特性から、移動度は $\mu_{\text{FET sat}} = 0.05 \sim 0.1 \text{ cm}^2/\text{Vs}$ であると算出される。これもまた従来技術に対して大幅な向上を示している。バルク電気伝導度は減少し、それは 10^{-8} S/cm よりも小さいと概算される。

【0042】

図6に、上記トランジスタに連結された発光素子の性能、すなわち、 $V_{\text{sd}} = -70 \text{ V}$ におけるLEDの輝度 (三角) と、FETによりLEDに供給されたドレイン電流 (円) とを、FETのゲート電圧の関数として示す。使用された素子のLED面積は $300 \mu\text{m} \times 430 \mu\text{m}$ であり、 $L = 75 \mu\text{m}$ 、 $W = 1500 \mu\text{m}$ である。 $V_g = -50 \text{ V}$ でFETはLEDに略 10 mA/cm^2 の電流密度を供給し、その結果、輝度は $1 \sim 5 \text{ cd/m}^2$ 程度となる。図6に挿入された図に示されるように、ドレイン電流 (I_d) とLED上に装荷されたSi発光ダイオードにより検出される光電流 (I_p) との間に (線形) 関係が認められる。これから、LEDの外部量子効率が $\eta_{\text{exc}} = 0.01\%$ 程度であると概算することができる。さらに効率的な発光素子は、例えば、LED電極13、16と発光層の一方または両方の間にポリスチレンスルホン酸がドーブされたポリエチレンジオキシチオフェン (PEDOT-PSS) 等の電荷輸送層を介装すること、MEH-PPVの代替に他の発光材料を使用すること、混合物材料を使用すること、電極として他の構成材料を使用すること等のような周知の技術により製造することができる (ブラウ (D. Braun) とヒーガー (A. J. Heeger)、アプライドフィジックスレター (Appl. Phys. Lett.) 1991年第58巻第1983頁およびグリーンハム (N. C. Greenham) とフレンド (R. H. Friend)、ソリッドステートフィジックス (Solid State Physics) (アカデミックプレス、サンディエゴ (Academic Press, San Diego)) 1995年第49号第1頁～第149頁参照)。後述するように、電流密度が 10 mA/cm^2 で外部量子効率が1%のLEDは、 100 Cd/m^2 の映像輝度 (video-brightness) 表示装置にとって十分な性能で

ある。

【0043】

素子における光学的データ転送部の一例を図7に示す。この図7には、アクティブマトリックスLED表示装置の画素を制御するための通常の回路が示されている（米国特許第5,550,066号を参照し、その内容を本明細書の一部とする）。ここで、ライン30は電流供給ライン、ライン31a、31bはそれぞれ行ライン、列ライン、トランジスタ32はスイッチングトランジスタ、キャパシタ32はストレージキャパシタ、トランジスタ34は電流トランジスタ（current transistor）であり、参照符号35は発光画素自身を示す。図2の集積されたLEDとトランジスタは、図7に破線36で囲繞された部分の画素35とトランジスタ34とを具現化したものである。これは、この種のアクティブマトリックスにとって特に好都合な実施の形態を表している。図8に、多画素表示装置として使用可能な配置の一例を平面図にして示す。この場合、電流供給ライン30は、画素35の行近傍に配置されており、かつこれら画素のトランジスタのソース電極12（図7の参照符号37を参照）にともに接続されている。トランジスタのゲート電極14（図7の参照符号38を参照）は、下方からまたは同平面内にある他の回路からあてがわれる。トランジスタ32は、上記したような型の他のトランジスタから構成されてもよく、キャパシタ33は有機または無機誘電体層により構成されている。

【0044】

図2の素子における全ての層を、他の物質に代替することもできる。P3HTに替えて、アルキル側鎖がより長いあるいは短い類似のポリマーや、自己的な組織化を行う特性を示す他の半導電性ポリマーを使用するようにしてもよい。そのようなものとしては、ポリーチエニレンビニレン（PTV）（ブラウン（B. R. Brown）ら、サイエンス（Science）1995年第270巻第972頁参照）、ポリーバラフェニレン（PPP）（クラナー（G. Klarner）ら、シンセシスメソッド（Synth. Met.）1997年第84巻第297頁参照）、ポリージアセチレン（ドノバン（K. Donovan）ら、フィロソフィカルマガジンビー（Phil. Mag. B）1981年第44巻第9頁参照）、または、液晶分子あるいは液晶ポリマーが例

示される。1つの好ましい手法は、全ての層の構成材料としてポリマーを使用することである。金属電極に替えポリアニリンのような導電性ポリマーを使用するようにしてもよいし、酸化ケイ素に替え、例えば、ポリメチルメタアクリレート (PMMA) を使用するようにしてもよい (ホロウィッツ (G. Horowitz) ら、アドバンスドマテリアル (Adv. Mat.) 1996年第8巻第52頁参照)。この種の素子の全体をポリマーによって製造する場合、その製造工程上に利点があることは明らかであろう。

【0045】

ラメラ構造が概ねポリマーの共役部分と非共役部分とが交互に配置された層からなる構造であると好適である。

【0046】

ポリ-3-ヘキシルチオフェンは、高剛性の共役骨格主鎖と可撓性の側鎖とを有するポリマーの代表的な例である。後者により、ポリマーの一般的な有機溶媒に対する可溶性が発現する。しかしながら、側鎖は、往々にして電氣的に絶縁性である。

【0047】

ポリ-ジアルコキシ-p-フェニレン-ビニレン (チェン (S. A. Chen)、チャン (E. C. Chang)、マクロモレキュラーズ (Macromolecules) 1998年第31巻第4899頁参照)、ポリ-アルキル-ジアセチレン、ポリ-フェニレン-テレフタレート (ネーハー (D. Neher)、アドバンスドマテリアル (Adv. Mat.) 1995年第7巻第691頁参照)、ポリ-3-アルキルチオフェンのような、可撓性側鎖を有する高剛性主鎖ポリマーの大部分は、固体状態でラメラ構造をとる。2次元の共役平面は、共役骨格と隣接する鎖同士の上に積層した $\pi-\pi$ 相互鎖によって形成される。共役平面は、絶縁性側鎖の層により分離される。FET素子における高い電荷担体移動度は、共役ラメラが薄膜の平面に平行に配向した場合に得られる。ポリマーが適切に配向していない場合や、層が薄膜に対して法線方向に配向した場合には、移動度は100分の1以下に減少する。この理由は、平行に配向した場合においては、電荷担体が、絶縁性の側鎖に妨害されことなく $\pi-\pi$ 相互鎖の積層方向に沿って鎖から鎖へと容易に移動することがで

きるためであると考えられる。このため、共役層が平行に配向したラメラ構造では、可撓性側鎖を有する高剛性主鎖共役ポリマーにおける易動度が高くなるようである。そのような挙動を示す他のポリマーには、ポリー（2，7-（9，9-ジ-n-オクチルフルオレン）-3，6-ベンゾチアジアゾール）（F8BT）のようなポリフルオレンが含まれる。

【0048】

トランジスタにおける主たる電流の流れは、図2に矢印Aで示した方向であるので、この方向にP3HT鎖を配列させることが好適である。例えば、P3HT層の平面に対して法線方向に配向させることに加え、機械的な摩擦、光配列（photoalignment）（スカッド（M. Schadt）ら、ネイチュア（Nature）1996年第381巻第212頁参照）等により好ましい線形配向が生じた基板上にP3HTを成膜するようにすればよい。

【0049】

本明細書にて説明されるトランジスタの向上した性能は、広がった電流輸送状態が形成されることによると考えられる。このような状態は、微細な結晶単位でないにしても、相応の短範囲によって形成されるものと推察される。P3HTがラメラ構造に配列することにより、結局、自己的に組織化した短範囲配列による広がった状態と、粒界、凝集物、構造的な欠陥、残留不純物等が組み合わさった局在化状態とが存在する電子的構造が形成される。フェルミ準位（ E_F ）は、例えば、低状態密度で比較的幅広く分布する場合のように、局在化状態の分布に入り込むようであり、したがって、 μ_{FET} はゲート電圧 V_g に大きく依存することになる。図9に、320Kおよび144Kで飽和状態にあるP3HTFETの相互コンダクタンスを示す。

【0050】

ソースおよびドレインとの接点をP3HTの下部に配置する（図1に示されている）よりもむしろ、P3HTの上部に配置する（図2に示されている）ことが好ましいことに留意されたい。この場合、成膜されるP3HTの表面が平滑となるので、P3HTが配列し易くなると推察されるからである。しかしながら、電極をP3HTの下部に配置するようにしてもよい（他の配置であってもよい）。

【0051】

オリゴマーや低分子材料に比して、共役材料ポリマー（P3HT等）を使用する場合には、製造工程上の利点をもたらす。ポリマー材料は一般に室温で成膜することができるので、製造が容易になるとともに低コストとなり、しかも、様々な種類の基板材料を使用することができるようになる（例えば、表示装置素子であれば、ガラス基板に替えてプラスチック基板を使用することができる）。ポリマーはより堅固であり、また、後工程において損傷を受ける傾向が小さい。ポリマー製素子のその他の利点は、特に無機物製素子に比して、ポリマー層が大きな可撓性を有することである。これは、連続した層を形成する際における不整合の問題を低減し、多層集積素子を製造することを容易にする。

【0052】

図2のトランジスタは、上記したような有機物製LEDに適用される他、別の互換的な集積回路の一部として使用することもできる。例えば、光学的信号を発する光電的素子、無機物製LED、液晶画素のような他の型の表示装置素子、メモリ部、論理部、または他のポリマー製トランジスタ等である。素子の向上した通過電流は、単にスイッチングにすぎない場合よりもむしろ（あるいは単なるスイッチングに加えて）大電流を使用する回路部（例えば、発光のような機能を営むものや、電荷貯蔵を目的とするもの）を提供するために都合がよい。

【0053】

素子の発光部を定める電極13と電極16とが互いに重なり合った面積が充分である場合、SiO_x層を省略することもできる。素子を製造する際には、層17を成膜する間に層15の材料を溶解しないような適合性を有する溶媒を選定することが重要である。この困難を避けることができるのは、層19の別の利点である。

【0054】

FET-LEDの性能は、上記した単層MEH-PPVに替えて、ポリ（2，7-（9，9-ジ-n-オクチルフルオレン）-（1，4-フェニレン）-（3-カルボキシフェニル）イミノ）-1，4-フェニレン-（（3-カルボキシフェニル）イミノ）-1，4-フェニレン）（BFA）からなる正孔輸送層とF

8BTからなる発光ポリマー層との2重層LEDを使用することによりさらに向上させることができる。そのような2重層LEDの実験的な映像輝度としては、 100 Cd/cm^2 を超えるものが得られている(図11参照)。

【0055】

$0.05\sim 0.1\text{ cm}^2/\text{Vs}$ の電界効果移動度と $10^6\sim 10^8$ のオンーオフ電流比を有するP3HTEETが製造される。高いオンーオフ電流比を得るために、不活性 N_2 雰囲気下で製造を行う。また、例えば、P3HTの表面上に準化学量論的 SiO_x の層を蒸着することや、還元ヒドラジン蒸気に薄膜を数分間露呈させることにより、残留不純物原子を化学的に減少させる。そのようにして製造された素子の特性を図12に示す。その特性は、a-Siからなる薄膜トランジスタの特性に匹敵する。

【0056】

第2の回路部(例えば、LED)から光信号を伝送する代わりに、第1の回路部(FET)から第2の回路部に駆動電流を供給することによって、第2の回路部から光信号を検出することができるとともに、第1の回路部でその光信号を電流信号あるいは電圧信号に変換することができる。そのような機能を営む可能な一形態を図13に示す。この図において、第2の回路部は、陰極とポリマー製トランジスタのフローティングゲート電極との間に介装され、光起電力または光電流素子のいずれか一方として機能するポリマー製光ダイオードである。光ダイオードが光を吸収すると、トランジスタのゲート電極上で光電圧が発生し、その結果、トランジスタのソースドレイン電流が変調をきたす。この集積光ダイオード-FET素子における配置は、LED-FET素子における配置に類似している(比較のため、LED-FET素子を図14に示す)。光ダイオードからの信号を増幅することは、論理回路におけるさらなるプロセスの第一段階となる。

【0057】

図13～図18において、図示された素子の構成部品は、以下の参照符号を付して示されている。基板50、ドレイン電極51、ソース電極52、トランジスタ活性部53、ゲート絶縁層54、絶縁層55、ゲート電極56、発光/感光部57、電極58、光方向矢印59、スイッチング電流流れ矢印60。

【0058】

図13のポリマー製光ダイオードの活性層57は、光導電性ポリマーあるいは光導電性ポリマーの混合物からなり、単層または多層構造である。そのようなポリマーの例としては、ポリオクチルチオフェンまたはP3HTと、メトキシ-5-(2'-エチルヘキシルオキシ)-シアノフェニレンビニレン(MEH-CN-PPV)との混合物が挙げられる(グランストローム(M. Granstrom)、ペトリッチュ(K. Petritsch)、アリアス(A. C. Arias)、ルクス(A. Lux)、アンダーソン(M. R. Andersson)、フレンド(R. H. Friend)、ネイチュア(Nature)1998年第395巻第257頁およびホールズ(J. J. M. Hallis)ら、ネイチュア(Nature)1995年第376巻第498頁参照)。

【0059】

上記した送信素子と受信素子は、光信号が検出される集積光電回路を形成し、固有の論理機能によって別の光信号に変換するためにともに使用される。論理機能は、鍵となる要素であるトランジスタを伴った集積論理回路によって遂行される(ドゥルーリー(C. J. Drury)ら、アプライドフィジックスレター(Appl. Phys. Lett.)1998年第73巻第108頁参照)。これは、概略的には図19のように示される。導入および導出される信号の波長は、互いに同じであっても異なってもよい。これらの一方または両方は、可視領域スペクトルの範囲外であってもよい。素子は、共通の基板上の集積部、検出部、転送部および電子的部によって実現化される。このような回路を操作するために必要な電源としては、同一の基板上に集積された光起電力セル(ホールズ(J. J. M. Hallis)ら、ネイチュア(Nature)1995年第376巻第498頁参照)または薄膜電池(スコッセイム(T. A. Skotheim)が編集し、ニューヨークに所在するマーセルデッカー(Marcel Dekker)社によって1986年に発行された導電性ポリマーハンドブックの第1巻中、マクダイアミッド(A. G. Mac Diarmid)、カナー(R. B. Kaner)によって表された第689頁参照)。集積光電回路を構成する部品のうちのいくつかまたは全ては、有機物製であってもよい。部品のうちのいくつかまたは全ては、溶液から成膜することが可能なポリマーとすることができ、また、インクジェット印刷法のような適切な手法によりパターンが施される。

【0060】

送信素子と受信素子は、別々の基板上に製造されていてもよい。この場合において2つの素子間でデータを転送するためには、光信号を使用すればよい。これは、概略的には図20に示されるようである。

【0061】

光送信素子と受信素子は、異なった配置で第1および第2の回路部として集積するようにしてもよい。第2の回路部は、第1部の上方(図15)、第1部の下方(図16)、または第1部の隣(図17)のいずれかに配置することもできる。図15～図17に、配置例を示している。光は、頂上または底部の電極を介して発せられる。LEDの電極は、半透明(例えば、金属薄膜)あるいは透明(インジウムスズ酸化物導電体のように)であってもよい。

【0062】

光は導波路に入射される(図18)。用意される導波路においては、通常の屈折率関係が認められなければならない。この場合、 $n_2 > n_1$ (空気)、 n_3 (SiO_x)、 n_4 (P3HT)である。これは、光学的／電気的な機能を有する内部ポートと外部ポートとの通路を形成することに有用である。光の大きさがより小さい場合であっても大きい場合であってもトランジスタあるいは他の部に光を入射するためには、漏れやすい導波路モードを介する場合であっても真の導波モードのテールを介する場合であっても入射が可能となるように、屈折率差を適切に減じたりまたは逆転させるようにすればよい。

【0063】

素子の一層あるいは多層がそれらの機能を高めるためにナノサイズの粒子を含んでいてもよい。

【0064】

本発明は、本明細書に明示的または暗示的に開示された如何なる特徴あるいは特徴の組み合わせ、またはその一般化をここにクレームした発明との関連に関係なく包含するものである。これまでの説明から、種々の変更が本発明の範囲内において為されることは当業者に明らかであろう。

【図面の簡単な説明】

【図 1】

【図 2】

ポリマー製集積トランジスタとポリマー製発光素子との概略的な断面を示す図である。

【図 3】

P3HTのポリマー鎖の化学的な構造を示す図である。

【図 4】

P3HTの理想的な配列を示す図である。

【図 5】

図 2 の集積トランジスタの出力特性と輸送特性を示す図である。

【図 6】

図 2 の LED とトランジスタの結合体の性能を示す図である。

【図 7】

電流スイッチング素子としての典型的なアクティブマトリックス表示装置回路の一部分である。

【図 8】

画素が配列された表示装置素子のレイアウトを示す概略的な平面図である。

【図 9】

320Kおよび144Kで飽和状態にある典型的なP3HTFETの相互コンダクタンスを示す図である。

【図 10】

基板の表面に対して平行なラメラとなった可撓性側鎖を有する半導電性ポリマーの好ましいラメラ配列を示す図である。

【図 11】

MEH-PPVLEDがより効率的なF8BT/BFALEDに置き換えられた図 2 のようなトランジスタとLEDとの結合体における向上した性能を示す図である。

【図 12】

図 1 の典型的なP3HTFETの出力特性（上部）および輸送特性（下部）を

示す図である。

【図13】

第1の回路部としてのトランジスタと第2の回路部としての光起電力素子との集積回路を示す図である。

【図14】

第1の回路部としてのトランジスタと第2の回路部としての発光素子との集積回路を示す図である。

【図15】

集積回路の概略的な構造の例を示す図である。

【図16】

集積回路の概略的な構造の例を示す図である。

【図17】

集積回路の概略的な構造の例を示す図である。

【図18】

集積回路の概略的な構造の例を示す図である。

【図19】

集積素子の概略的な構成を示す回路図である。

【図20】

集積素子の概略的な構成を示す回路図である。

【図1】

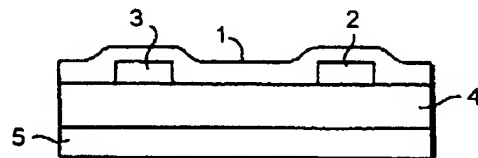


FIG.1

【図2】

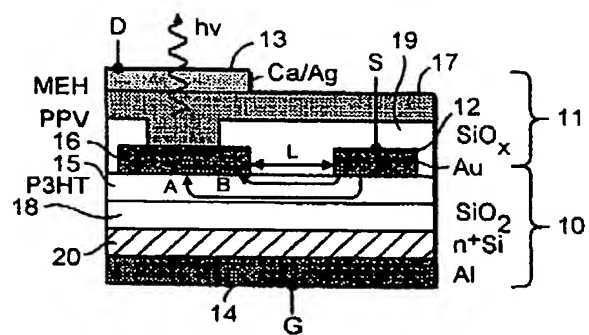


FIG. 2

【図3】

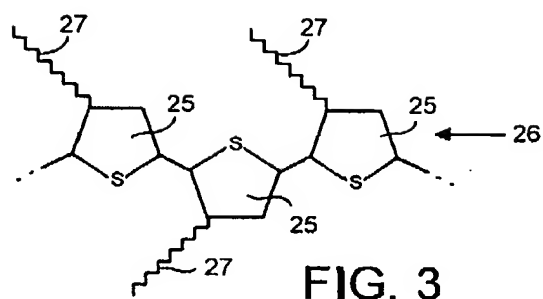


FIG. 3

【図4】

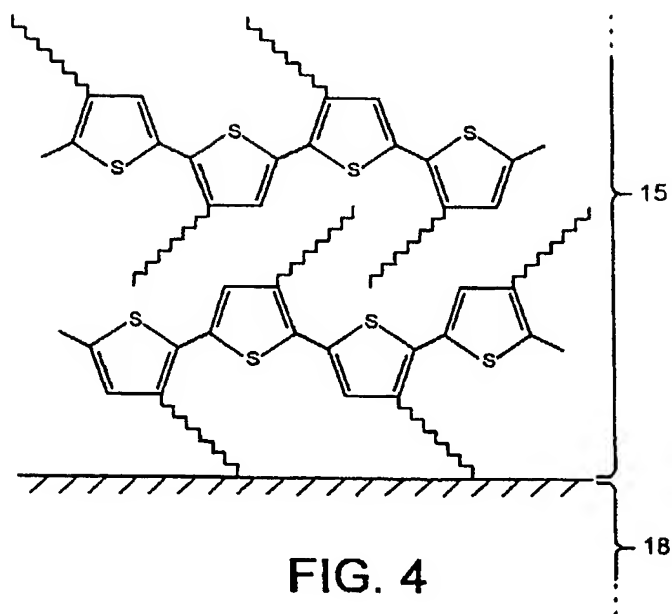


FIG. 4

【図5】

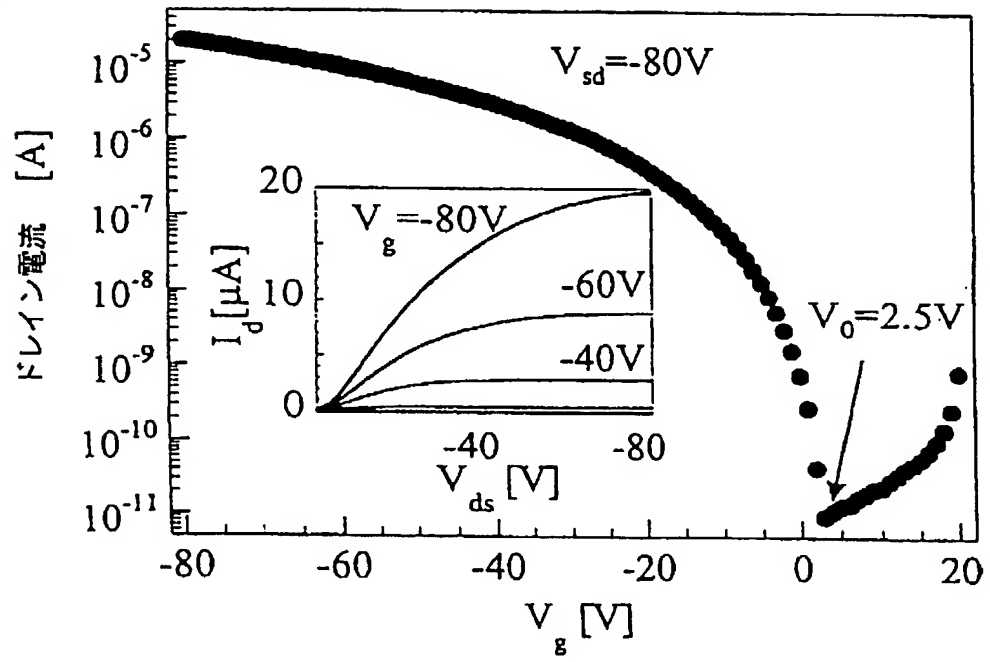


FIG. 5

【図6】

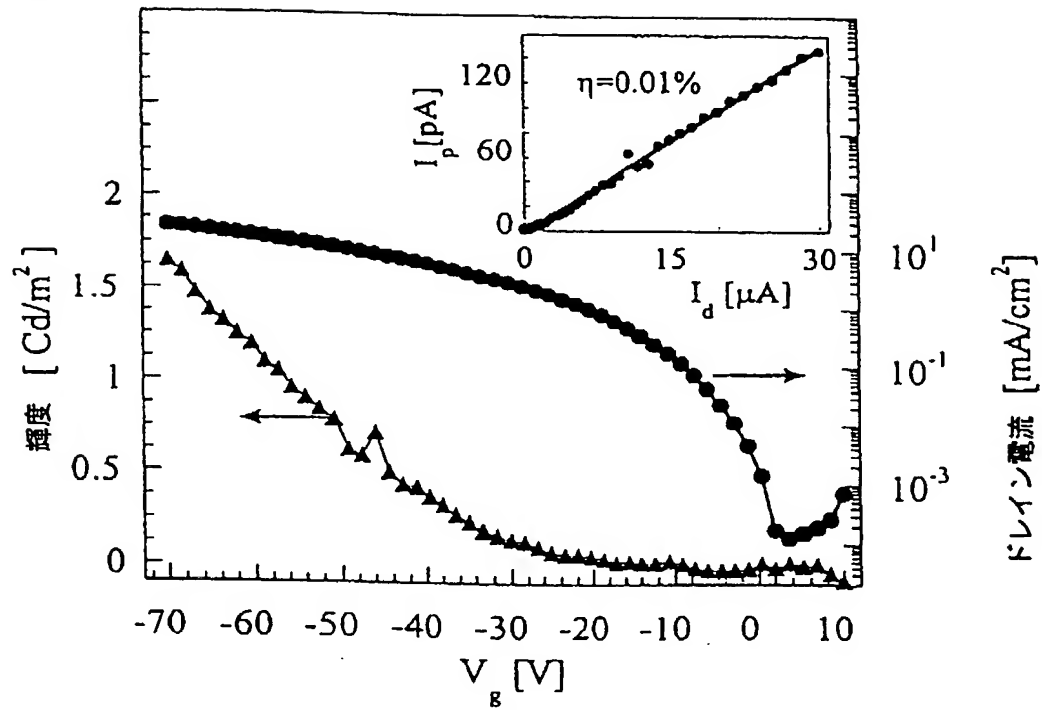


FIG. 6

【図7】

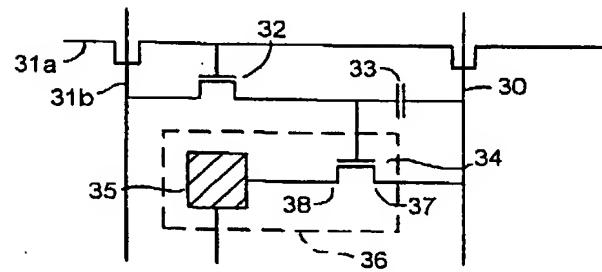


FIG. 7

【図8】

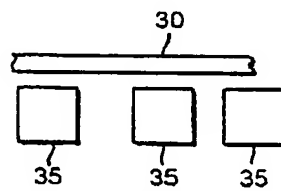


FIG. 8

【図9】

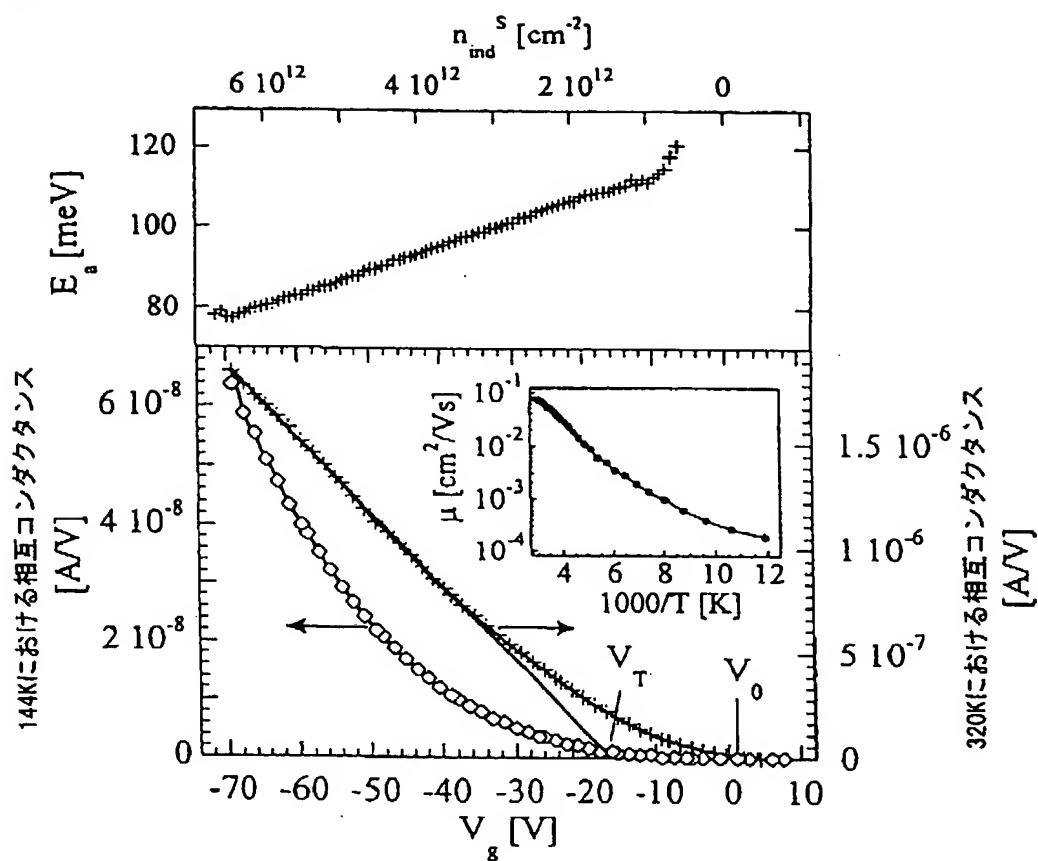


FIG. 9

【図10】

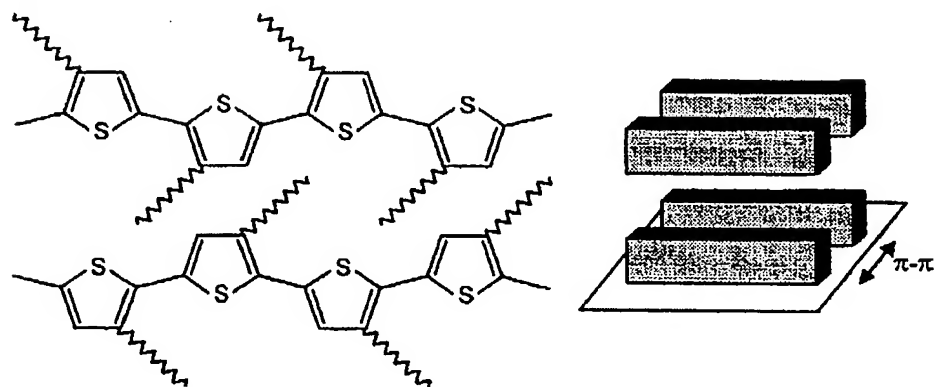


FIG. 10

【図11】

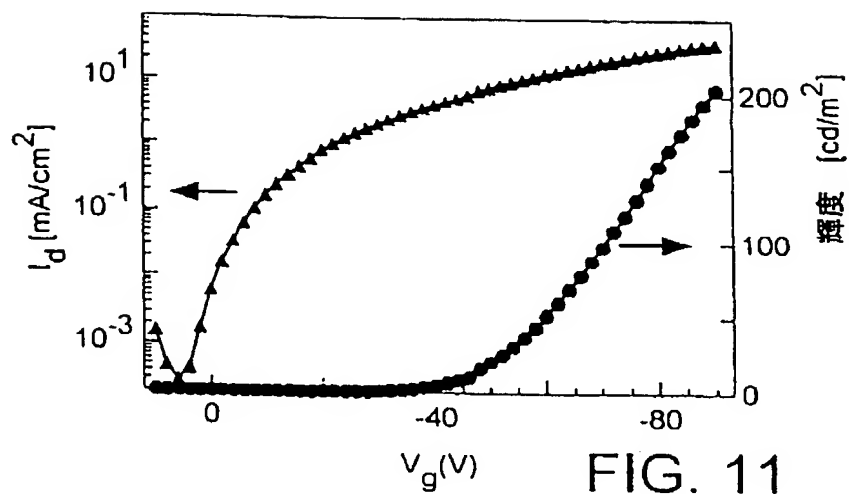


FIG. 11

【図12】

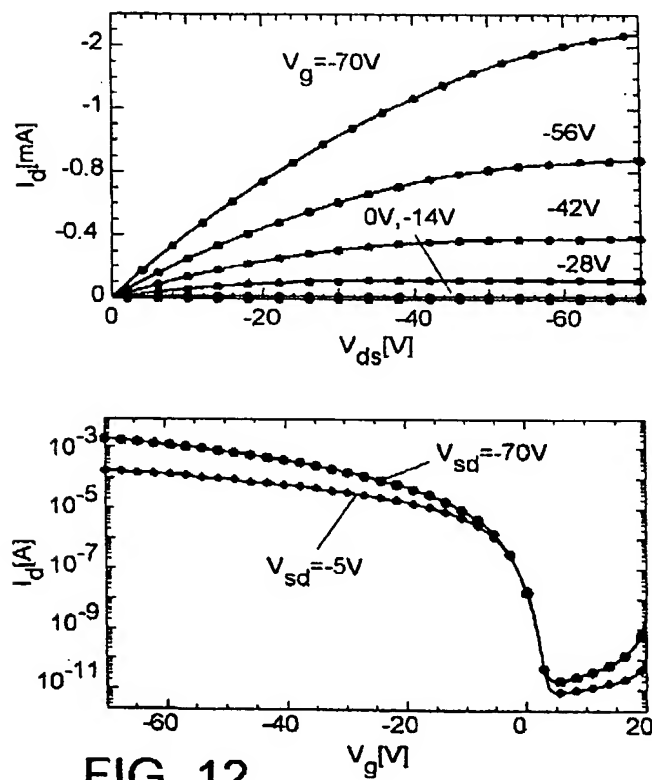
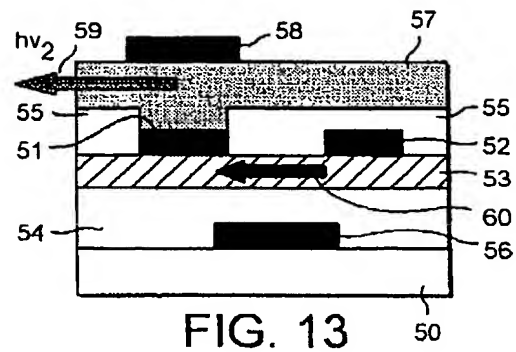
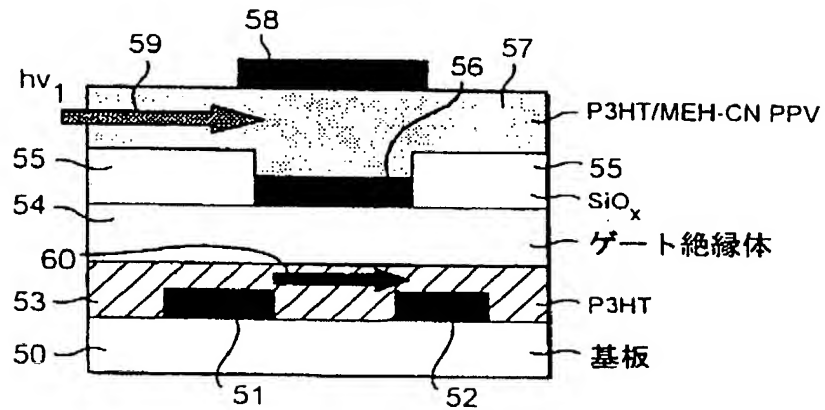


FIG. 12

【図13】



【図14】



【図15】

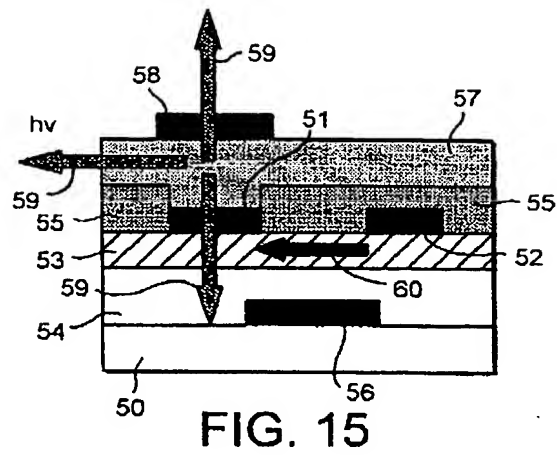


FIG. 16

FIG. 17

【図19】

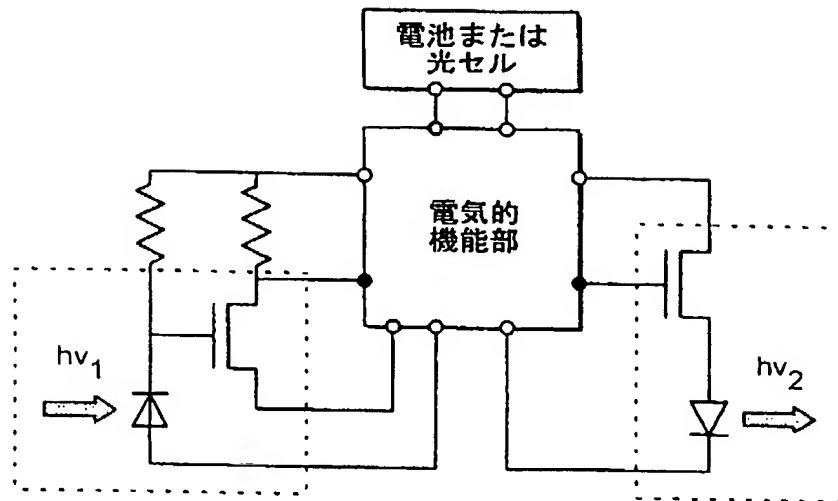


FIG. 19

【图 20】

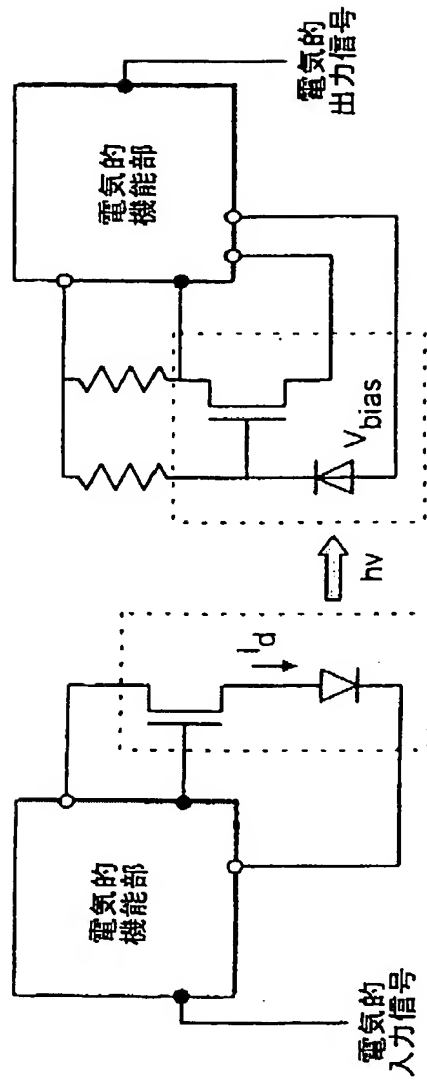


FIG. 20

【国際調査報告】

INTERNATIONAL SEARCH REPORT

Inventor Application No.
PCT/GB 99/01176

A. CLASSIFICATION OF SUBJECT MATTER IPC 6 H01L27/00 H01L51/20		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Classification searched (classification system followed by classification symbols) IPC 6 H01L		
Documentation searched other than national documentation in the field that such documents are included in the fields searched		
Documents date base consulted during the international search (name of date base used, where practical, search term used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of documents, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 5 596 208 A (DODABALAPUR ANANTH ET AL.) 21 January 1997 (1997-01-21) figures 2-4, 10	1,3,5,10
X	T. W. JACKSON, Y.-Y. LIN, D. J. GUNDLACH, H. KLAUK: "Organic Thin-Film Transistors for Organic Light-Emitting Flat-Panel Display Backplanes" IEEE JOURNAL OF SELECTED TOPICS IN QUANTUM ELECTRONICS, vol. 4, no. 1, January 1998 (1998-01), pages 100-104, XP902110213 the whole document	1,5-8, 10,21, 23,76-78
X	US 5 829 533 A (HARVEY III THOMAS B ET AL) 13 May 1997 (1997-05-13) the whole document	51,53
-/-		
<input checked="" type="checkbox"/> Further disclosures are listed in the continuation of part C. <input checked="" type="checkbox"/> Patent family members are listed in annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier documents not published on or after the international filing date "L" documents which may raise doubts as to priority claims or which are cited to substantiate the publication date of another document or other specific reason (see abstract) "O" document referred to as oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the disclosure as filed to substantiate the priority or novelty underlying the invention "X" document of particular relevance: the claimed invention cannot be considered novel or cannot be considered to involve an inventive step where the document is taken alone "Y" document of particular relevance: the claimed invention cannot be considered to involve an inventive step where the document is considered with one or more other such documents, such combination being obvious to a person skilled in the art. "Z" document of relevance of the above patent family		
Date of the actual completion of the international search		Date of mailing of the international search report
26 July 1999		12/08/1999
Name and mailing address of the ISA European Patent Office, P.O. Box 2914, Postfach 2 84 - 2229, 85609 München Tel. (+49-79) 344-2240, Telex 51 851 epo ml, Fax (+49-79) 344-2016		Authorized officer Königstein, C

Form PCT/ISA/210 second sheet (July 1998)

INTERNATIONAL SEARCH REPORT

Patent Application No.
PCT/GB 99/01176

C(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT		
Category	Citation of document, with indication where appropriate, of the relevant passages	Relevant to claim No.
X	<p>DATABASE INSPEC 'Online' INSTITUTE OF ELECTRICAL ENGINEERS, STEVENAGE, GB MA E Y ET AL: "Organic light-emitting diode/thin film transistor integration for foldable displays" Database accession no. 6194905 XP002110246 abstract & CONFERENCE RECORD OF THE 1997 INTERNATIONAL DISPLAY RESEARCH CONFERENCE AND INTERNATIONAL WORKSHOPS ON LCD TECHNOLOGY AND EMISSIVE TECHNOLOGY, PROCEEDINGS OF 1997 INTERNATIONAL DISPLAY RESEARCH CONFERENCE AND WORKSHOPS, TORONTO, ONT., CANADA, 15-19 S, pages 178-181, 1997, Santa Ana, CA, USA, Sec. Inf. Display, USA</p>	1,6,7
X	<p>BROWN A R ET AL: "LOGIC GATES MADE FROM POLYMER TRANSISTORS AND THEIR USE IN RING OSCILLATORS" SCIENCE, vol. 270, 10 November 1995 (1995-11-10), pages 972-974, XP00064682 ISSN: 0036-8075 the whole document</p>	1
A	<p>BROWN A R ET AL: "Field-effect transistors made from solution-processed organic semiconductors" SYNTHETIC METALS, 30 APRIL 1997, ELSEVIER, SWITZERLAND, vol. 88, no. 1, pages 37-55, XP002110216 ISSN: 0379-6779 the whole document</p>	23-25, 31-34, 38,39
A	<p>BAD Z ET AL: "SOLUBLE AND PROCESSABLE REGIOREGULAR POLY(3-HEXYLTHIOPHENE) FOR THIN FILM FIELD-EFFECT TRANSISTOR APPLICATIONS WITH HIGH MOBILITY" APPLIED PHYSICS LETTERS, vol. 69, no. 26, 23 December 1996 (1996-12-23), pages 4108-4110, XP002059693 ISSN: 0003-6951</p>	11-19

-/-

Form PCT/ISA221 (Continuation of Form of Search Unit) 1993

INTERNATIONAL SEARCH REPORT

W. International Application No.
PCT/GB 99/01176

C. Condensed documents considered to be relevant		
Category	Citation of document, with indication, where appropriate, of the relevant passages	Reference to class no.
A	CARTER S A ET AL: "Polymeric anodes for improved polymer light-emitting diode performance" APPLIED PHYSICS LETTERS. 21 APRIL 1997, AIP, USA, vol. 70, no. 16, pages 2067-2069, XP002110222 ISSN: 0003-6951 the whole document	29
A	FR 2 360 177 A (UNIV EDINBURGH) 24 February 1978 (1978-02-24) the whole document	51, 53, 59
A	MASAKIRO HIRAKOTO ET AL: "UP-CONVERSION OF RED LIGHT TO GREEN BY A NEW TYPE OF LIGHT TRANSDUCER USING ORGANIC ELECTROLUMINESCENT DIODE COMBINED WITH PHOTORESPONSIVE AMORPHOUS SILICON CARBIDE" APPLIED PHYSICS LETTERS, vol. 58, no. 11, 18 March 1991 (1991-03-18), pages 1146-1148, XP000209773 ISSN: 0003-6951	
A	EP 0 575 187 A (MITSUBISHI CHEM IND; MITSUBISHI ELECTRIC CORP (JP)) 22 December 1993 (1993-12-22) the whole document	

INTERNATIONAL SEARCH REPORT

Information on patent family members

Int. Search Application No.

PCT/GB 99/01176

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 5596208 A	21-01-1997	CA 2164357 A EP 0716489 A JP 6228034 A SG 33622 A	10-05-1996 12-06-1996 03-09-1996 18-10-1996
US 5629533 A	13-05-1997	NONE	
FR 2360177 A	24-02-1978	NONE	
EP 0575187 A	22-12-1993	JP 6005833 A DE 69315895 B DE 69315895 T US 5350915 A	14-01-1994 05-02-1998 28-05-1998 27-09-1994

フロントページの続き

(81)指定国 EP(AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GW, ML, MR, NE, SN, TD, TG), AP(GH, GM, KE, LS, MW, SD, SL, SZ, UG, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, CA, CH, CN, CU, CZ, DE, DK, EE, ES, FI, GB, GE, GH, GM, HR, HU, ID, IL, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MD, MG, MK, MN, MW, MX, NO, NZ, PL, PT, RO, RU, SD, SE, SG, SI, SK, SL, TJ, TM, TR, TT, UA, UG, US, UZ, VN, YU, ZW

(72)発明者 シリングホース、ヘニング
イギリス国、ケンブリッジ シービー4
1ジェイエイ、ビューランズ クローズ
33

(72)発明者 フレンド、リチャード、ヘンリー
イギリス国、ケンブリッジ シービー3
9エルジー、バートン ロード 37

Fターム(参考) 5F110 AA05 BB01 CC07 EE03 EE08
EE14 FF02 FF23 GG05 GG25
GG28 GG29 GG42 GG57 HK02
HK32 NN02 NN22 NN23 NN27
NN33